

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

1542 U.S. PTO
09/615651
07/13/00

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

1999年 7月15日

出 願 番 号
Application Number:

平成11年特許願第202039号

出 願 人
Applicant (s):

株式会社村田製作所

2000年 3月17日

特許庁長官
Commissioner,
Patent Office

近 藤 隆 彦



出証番号 出証特2000-3017746

【書類名】 特許願

【整理番号】 DP990103

【提出日】 平成11年 7月15日

【あて先】 特許庁長官殿

【国際特許分類】 H01G 4/12

【発明者】

【住所又は居所】 京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

【氏名】 関堂 宏

【発明者】

【住所又は居所】 京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

【氏名】 高木 義一

【発明者】

【住所又は居所】 京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

【氏名】 米田 康信

【特許出願人】

【識別番号】 000006231

【住所又は居所】 京都府長岡京市天神二丁目26番10号

【氏名又は名称】 株式会社 村田製作所

【代理人】

【識別番号】 100086597

【弁理士】

【氏名又は名称】 宮▼崎▲ 主税

【手数料の表示】

【予納台帳番号】 004776

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 積層セラミック電子部品

【特許請求の範囲】

【請求項 1】 第 1, 第 2 の端面と、第 1, 第 2 の端面を結ぶ上面、下面及び一対の側面を有するセラミック焼結体と、

前記セラミック焼結体内においてセラミック層を介して厚み方向に重なり合うように配置されており、第 1 または第 2 端面から第 2 または第 1 の端面に向かって、ただし第 2 または第 1 の端面に至らないように延ばされた複数の内部電極と

第 1, 第 2 の端面をそれぞれ覆うように形成された第 1, 第 2 の外部電極とを備え、

前記内部電極の重なり合っている部分における幅方向寸法を EW 、内部電極の側縁とセラミック焼結体の側面との間のサイドギャップ領域の幅を WG 、複数の内部電極がセラミック層を介して重なり合っている領域の厚みを T 、複数の内部電極がセラミック層を介して重なっている領域の厚み方向外側の片側の外層セラミック層の厚みを G としたときに、

$WG/EW \geq 0.3$ かつ $T/G \leq 7.0$ とされていることを特徴とする、積層セラミック電子部品。

【請求項 2】 前記セラミック焼結体が、長さ $1.6\text{ mm} \times$ 幅 $0.8\text{ mm} \times$ 厚さ 0.8 mm 以下の寸法を有することを特徴とする、請求項 1 に記載の積層セラミック電子部品。

【請求項 3】 前記セラミック焼結体が誘電体セラミックからなり、積層コンデンサが構成されている、請求項 1 または 2 に記載の積層セラミック電子部品。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、例えば積層コンデンサのような積層セラミック電子部品に関し、より詳細には、内部電極が積層されている領域の寸法と、内部電極が積層されてい

る領域の外側の寸法との関係が改良された積層セラミック電子部品に関する。

【0002】

【従来の技術】

積層コンデンサなどの積層セラミック電子部品では、近年、小型化がさらに進んでいる。積層セラミック電子部品は、複数の内部電極を有するセラミック焼結体の外表面に外部電極を形成した構造を有する。上記小型化に伴い、セラミック焼結体の寸法は、非常に小さくなってきており、 $1.6 \times 0.8 \times 0.8$ mm以下の寸法のもので種々市販されている。

【0003】

ところで、例えば積層セラミックコンデンサでは、大きな静電容量を確保したまま小型化を進めるために、内部電極間のセラミック層の厚みは $5 \mu\text{m}$ 以下、さらに $3 \mu\text{m}$ 以下とされており、内部電極積層数も数100枚に及んでいる。

【0004】

【発明が解決しようとする課題】

図2は、この種の従来の積層コンデンサの横断面図を示す。積層コンデンサ1では、セラミック焼結体52内に、複数の内部電極53がセラミック層を介して重なり合うように配置されている。従来、小型化及び大容量化を果たすために、より小さなセラミック焼結体52内において、より多くの内部電極53を積層する試みがなされてきた。

【0005】

従って、複数の内部電極53が積層されている領域の厚み方向外側に位置する外層セラミック層52a、52bの厚みGは、できるだけ薄くされている。もっとも、外層セラミック層52a、52bの厚みGが $100 \mu\text{m}$ 以下となると、セラミック焼結体52を得るための焼成工程において、外層セラミック層52a、52bや内部電極53の界面において剥がれ（デラミネーション）が生じたりする。従って、外層セラミック層52a、52bの厚みは、 $100 \mu\text{m}$ 程度とされている。

【0006】

また、内部電極53の側縁53aとセラミック焼結体52の側面52cとの間

のサイドギャップ領域の幅WGについてもできるだけ小さくすることが求められていた。従って、内部電極53の幅方向寸法をEWとしたとき、 WG/EW は、通常0.3未満とされていた。

【0007】

【課題を解決するための手段】

上記のように、従来の積層コンデンサ51では、小型化及び大容量化を図るために、外層セラミック層52a、52bの厚みGをできるだけ薄く、かつ WG/EW をできるだけ小さくするように試みられていた。

【0008】

しかしながら、セラミック焼結体52の寸法をより小さくした場合、 WG/EW を0.3未満かつGを100 μ m程度とした場合、様々な問題の生じることがわかった。すなわち、セラミック焼結体52を得る焼成工程において、複数の内部電極53がセラミック層を介して重なり合っているセラミック部分と、その周囲のセラミック部分、例えば外層セラミック層52a、52bやサイドギャップ領域のセラミック部分との間で密度差が生じ、該密度差に起因する応力により焼成後にクラックやデラミネーションと称される層間剥離現象が生じることがあった。

【0009】

また、得られた積層コンデンサに、急激な温度変化を与えて熱衝撃試験を行った場合や信頼性試験において、内部電極とセラミックとの熱膨張係数差に起因する応力により、やはりクラックやデラミネーションが生じることがあった。

【0010】

本発明の目的は、上述した従来技術の欠点を解消し、クラックやデラミネーションが生じ難く、信頼性及び耐熱衝撃性に優れた積層セラミック電子部品を提供することにある。

【0011】

【課題を解決するための手段】

本発明に係る積層セラミック電子部品は、第1、第2の端面と、第1、第2の端面を結ぶ上面、下面及び一対の側面を有するセラミック焼結体と、前記セラミ

ック焼結体内においてセラミック層を介して厚み方向に重なり合うように配置されており、第1または第2端面から第2または第1の端面に向かって、ただし第2または第1の端面に至らないように延ばされた複数の内部電極と、第1、第2の端面をそれぞれ覆うように形成された第1、第2の外部電極とを備え、前記内部電極の重なり合っている部分における幅方向寸法をEW、内部電極の側縁とセラミック焼結体の側面との間のサイドギャップ領域の幅をWG、複数の内部電極がセラミック層を介して重なり合っている領域の厚みをT、複数の内部電極がセラミック層を介して重なっている領域の厚み方向外側の片側の外層セラミック層の厚みをGとしたときに、 $WG/EW \geq 0.3$ かつ $T/G \leq 7.0$ とされていることを特徴とする。

【0012】

本発明の特定の局面では、前記セラミック焼結体は、長さ1.6mm×幅0.8mm×厚さ0.8mm以下の寸法を有する。

本発明のさらに他の特定の局面では、セラミック焼結体として誘電体セラミックが用いられ、それによって積層コンデンサが構成される。

【0013】

【発明の実施の形態】

以下、図面を参照しつつ本発明の具体的な実施例を挙げることににより、本発明をより詳細に説明する。

【0014】

図1(a)及び(b)は、本発明の一実施例に係る積層セラミック電子部品としての積層コンデンサの縦断面図及び図1(a)のA-A線に沿う切断部分の断面図である。

【0015】

図1を参照して、積層コンデンサ1は、セラミック焼結体2を有する。セラミック焼結体2は、チタン酸バリウム系セラミックのような誘電体セラミックよりなる。セラミック焼結体2内には、複数の内部電極3a～3eがセラミック層を介して厚み方向に重なり合うように配置されている。複数の内部電極3a～3eは、厚み方向において交互に、セラミック焼結体2の第1の端面2aまたは第1

の端面 2 a と対向している反対側の第 2 の端面 2 b に引き出されている。

【0016】

上記内部電極 3 a ~ 3 e を有するセラミック焼結体 2 は、周知の積層コンデンサの製造方法に従って得ることができる。

内部電極 3 a ~ 3 e は、例えば Ag ペーストや Ag-Pd ペーストもしくは Ni ペーストなどを焼き付けることにより形成することができる。

【0017】

セラミック焼結体 2 の端面 2 a, 2 b を覆うように、それぞれ、第 1, 第 2 の外部電極 4, 5 が形成されている。外部電極 4, 5 は、導電ペーストの塗布・焼付けにより形成することができる。もっとも、蒸着、メッキ等の他の方法により形成されてもよい。また、外部電極 4, 5 は、導電ペーストの塗布・焼付けにより形成された電極膜上にメッキ層を積層形成したものであってもよい。

【0018】

本実施例の積層コンデンサ 1 の特徴は、図 1 (b) に示すように、内部電極 3 a ~ 3 e のセラミック層を介して重なり合っている部分における該内部電極 3 a ~ 3 e の幅寸法を EW、内部電極 3 a ~ 3 e の側縁とセラミック焼結体 2 の側面 2 e または 2 f との間のサイドギャップ領域の幅を WG、複数の内部電極 3 a ~ 3 e がセラミック層を介して積層されている部分の厚みを T、該複数の内部電極がセラミック層を介して厚み方向に重ねられている部分の外側に位置するセラミック層、すなわち片側の外層セラミック層の厚みを G としたときに、前述したように、 $WG/EW \geq 0.3$ であり、かつ $T/G \leq 7.0$ とされていることにある。

【0019】

本実施例の積層コンデンサ 1 では、 WG/EW が 0.3 以上であり、 T/G が 7.0 以下であるため、セラミック焼結体 2 の寸法が長さ 1.6 mm × 幅 1.6 mm × 厚み 0.8 mm 以下の非常に小さい寸法となった場合であっても、セラミック焼結体 2 を得る焼成工程後にクラックやデラミネーションが生じ難く、かつ熱衝撃試験においても、クラックやデラミネーションが生じ難く、信頼性試験においても高い信頼性を示す。これを具体的な実験例に基づき説明する。

【0020】

(実験例1)

セラミック焼結体2として、長さ1.6mm×幅0.8mm×厚み0.8mmのチタン酸バリウム系誘電体セラミックからなるものを用意した。なお、セラミック焼結体2内の内部電極3a~3eについては、Niにより構成した。また、内部電極積層数は120~170層、隣り合う内部電極間の厚みD(図1(b))は3.0 μ mとした。上記セラミック焼結体2の両端面に、Cuペーストを塗布し、焼き付けることにより外部電極4, 5を形成した。この場合、上述した比WG/EW及びT/Gを下記の表1に示すように種々変更し、積層コンデンサ1を得た。

【0021】

上記のようにして得られた積層コンデンサ1について、①耐湿負荷試験(信頼性評価)及び②熱衝撃試験を以下の要領で行い評価した。

①耐湿負荷試験(信頼性評価)…積層コンデンサを130℃及び相対湿度100%の条件下で500時間維持し、しかる後絶縁抵抗を測定し、IRが 10^9 未満のものを不良品とした。

【0022】

②熱衝撃試験…積層コンデンサを余熱せずに350℃の溶融されている半田浴に投入し、3秒浸漬した後、引き上げ、セラミック焼結体にクラックが生じているか否かを顕微鏡にて観察した。

【0023】

結果を下記の表1に示す。

【0024】

【表 1】

試料番号	WG/EW	T/G	耐湿負荷試験	熱衝撃試験
1	0. 1 0	1 0. 0	5 / 7 2	1 4 / 5 0
2	0. 1 5	9. 0	0 / 7 2	3 / 5 0
3	0. 3 0	7. 0	0 / 7 2	0 / 5 0
4	0. 5 0	5. 0	0 / 7 2	0 / 5 0
5	0. 7 0	3. 0	0 / 7 2	0 / 5 0

【0025】

表 1 から明らかなように、WG/EW が 0. 1 0 及び T/G が 1 0. 0 である試料番号 1 の積層コンデンサでは、耐湿負荷試験及び熱衝撃試験においてかなりの割合で不良品が発生した。

【0026】

また、WG/EW = 0. 1 5 であり、T/G = 9. 0 である試料番号 2 の積層コンデンサでは、耐湿負荷試験においては不良品は発生していなかったものの、熱衝撃試験において不良品が発生した。

これに対して、本発明の範囲にはいる試料番号 3～5 の積層コンデンサでは、耐湿負荷試験及び熱衝撃試験の何れにおいても、不良品は皆無であった。

【0027】

(実験例 2)

セラミック焼結体の外径寸法を長さ 1. 0 mm × 幅 0. 5 mm × 厚み 0. 5 mm としたことを除いては、実験例 1 と同様にして、WG/EW 及び T/G が異なる下記の表 2 に示す試料番号 6～10 の積層コンデンサを得た。また、得られた積層コンデンサについて、実験例 1 の場合と同様にして評価した。結果を下記の表 2 に示す。

【0028】

【表2】

試料番号	WG/EW	T/G	耐湿負荷試験	熱衝撃試験
6	0.10	10.0	4/72	10/50
7	0.15	9.0	0/72	2/50
8	0.30	7.0	0/72	0/50
9	0.50	5.0	0/72	0/50
10	0.70	3.0	0/72	0/50

【0029】

表2から明らかなように、試料番号6の積層コンデンサでは、WG/EW=0.10であり、T/G=10.0であるため、耐湿負荷試験及び熱衝撃試験の何れにおいても不良品がかなりの割合で発生した。また、試料番号2の積層コンデンサでは、WG/EW=0.15であり、T/G=9.0であるため、耐湿負荷試験では不良品が発生しなかったものの、熱衝撃試験において不良が発生した。

【0030】

これに対して、試料番号8～10の積層コンデンサでは、WG/EW及びT/Gが本発明の範囲にはいるため、耐湿負荷試験及び熱衝撃試験の何れにおいても不良品は発生しなかった。

【0031】

従って、表1及び表2の結果から、1.6×0.8×0.8mmの寸法及び1.0×0.5×0.5mmの寸法の何れにおいても、本発明に従って、WG/EWを0.3以上であり、かつT/Gを7.0以下とすることにより、耐熱衝撃性及び信頼性に優れた積層コンデンサを提供し得ることがわかる。

【0032】

なお、WG/EWは、サイドギャップ領域の幅の内部電極の幅に対する割合であるため、WG/EWが大きいほど、信頼性及び熱衝撃性は高められると考えられる。従って、本発明の目的を達成する上では、WG/EWの上限値は特に限定されるわけではない。もっとも、WG/EWが大きくなるほど、積層コンデンサのセラミック焼結体の幅方向寸法が大きくなり、小型化に逆行することになるので、WG/EWは、1.1程度以下とすることが望ましい。

【0033】

上記実施例では、積層コンデンサにつき説明したが、本発明は、複数の内部電極がセラミック層を介して重なり合うように配置されたセラミック焼結体を有する積層セラミック電子部品一般に適用することができる。このような積層セラミック電子部品の例としては、積層バリスタ、積層サーミスタなどを例示することができる。

【0034】

【発明の効果】

本発明に係る積層セラミック電子部品では、上記比WG/EWが0.3以上であり、かつT/Gが7.0以下とされているので、セラミック焼結体の小型化を進めた場合であっても、熱衝撃が加えられた際の内部電極とセラミックとの熱膨張係数差に起因する応力が緩和され、それによって熱衝撃性及び耐湿性が高められる。よって、セラミック焼結体にクラックやデラミネーションが生じ難く、かつ信頼性に優れた積層セラミック電子部品を提供することが可能となる。

【0035】

本発明においては、上記のようにWG/EWを0.3以上、T/Gを7.0以下とすることにより、熱衝撃性及び耐湿性が高められるので、例えばセラミック焼結体として、長さ1.6mm×幅0.8mm×厚み0.8mm以下の非常に小型のものをを用いた場合であっても、従来得られなかった熱衝撃性及び信頼性に優れた積層セラミック電子部品を提供することができる。

【0036】

本発明の特定の局面では、上記セラミック焼結体として誘電体セラミックが用いられ、従って、熱衝撃性及び耐湿性に優れ、信頼性の高いセラミックコンデン

サを提供することが可能となる。

【図面の簡単な説明】

【図 1】

(a) 及び (b) は、本発明の一実施例に係る積層セラミック電子部品としての積層コンデンサの縦断面図及び (a) 中の A-A 線に沿う切断部分の断面図。

【図 2】

従来の積層コンデンサのセラミック焼結体の横断面図。

【符号の説明】

1…積層コンデンサ（積層セラミック電子部品）

2…セラミック焼結体

2 a, 2 b…第 1, 第 2 の端面

2 c…上面

2 d…下面

2 e, 2 f…側面

3 a～3 e…内部電極

4, 5…第 1, 第 2 の外部電極

E W…内部電極の幅方向寸法

G…外層のセラミック層の厚み

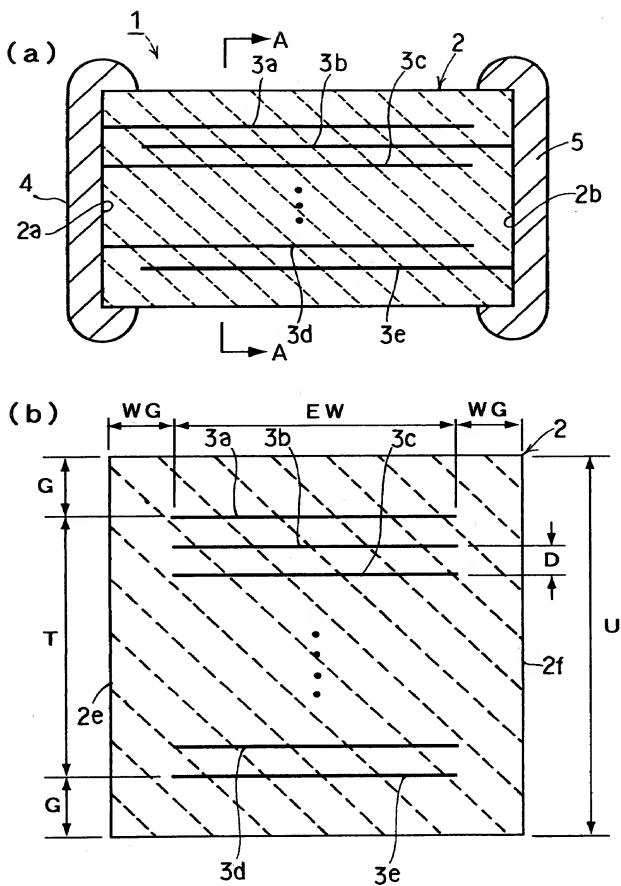
T…複数の内部電極がセラミック層を介して重ねられている部分の厚み

W G…内部電極側端縁とセラミック焼結体側面との間のサイドギャップ領域の幅

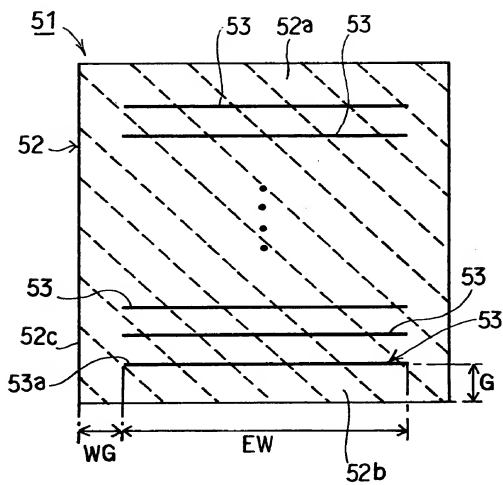
【書類名】

図面

【図 1】



【図 2】



出 願 人 履 歴 情 報

識別番号

[000006231]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 京都府長岡京市天神二丁目26番10号

氏 名 株式会社村田製作所

【書類名】 要約書

【要約】

【課題】 セラミック焼結体におけるクラックやデラミネーションが生じ難く、耐熱衝撃性及び耐湿性に優れ、信頼性に優れた積層セラミック電子部品を得る。

【解決手段】 内部電極 3a～3e の幅方向寸法 EW、内部電極の側縁とセラミック焼結体 2 の側面 2e または 2f との間のサイドギャップ領域の幅を WG、複数の内部電極 3a～3e が重ねられている領域の厚みを T、複数の内部電極がセラミック層を介して重ねられている領域の厚み方向外側に位置する片側の外層セラミック層の厚みを G としたときに、 $WG/EW \geq 0.3$ かつ $T/G \leq 7.0$ である、積層セラミック電子部品。

【選択図】 図 1